



INSTITUTO POLITECNICO NACIONAL
SECRETARIA DE INVESTIGACION Y POSGRADO
DIVISION DE ESTUDIOS DE POSGRADO

FORMATO GUIA PARA REGISTRO DE ASIGNATURAS

I. DATOS DEL PROGRAMA Y LA ASIGNATURA

1.1 NOMBRE DEL PROGRAMA: MAESTRIA EN CIENCIAS EN SISTEMAS DIGITALES

1.2 COORDINADOR DEL PROGRAMA: M. C. JUAN JOSÉ TAPIA ARMENTA

1.3 NOMBRE DE LA ASIGNATURA: SISTEMAS DIGITALES

1.4 CLAVE: 3492 (Para ser llenado por la CGPI)

1.5 TIPO DE ASIGNATURA: OBLIGATORIA OPTATIVA
 SEMINARIO ESTANCIA

1.6 NUMERO DE HORAS: **80 HORAS** TEORIA PRACTICA T-P

1.7 UNIDADES DE CREDITO:

1.8 FECHA DE LA ELABORACION DEL PROGRAMA DE LA ASIGNATURA:

| | | |
|---|-------|------|
| 5 | julio | 2005 |
| d | m | a |

1.9 SESION DEL COLEGIO DE PROFESORES EN QUE SE ACORDO LA IMPLANTACION DE LA ASIGNATURA:

| | |
|------------|---------------|
| SESION No. | EXT. 07/05 |
|------------|---------------|

| | | | |
|--------|---|----|----|
| FECHA: | 8 | 07 | 05 |
| | d | m | a |

1.10 FECHA DE REGISTRO EN CGPI:

| | | |
|---|---|---|
| | | |
| d | m | a |

 (Para ser llenado por la CGPI)

II. DATOS DEL PERSONAL ACADEMICO

2.1 COORD. ASIGNATURA: Dr. Oscar H. Montiel Ross CLAVE: 4070-EE-05

2.2 PROF. PARTICIPANTE: Dr. Roberto Sepúlveda Cruz CLAVE: 4239-ED-06

PROFR. PARTICIPANTE M. C. Roberto Herrera Charles CLAVE: 4657-EB-06

III. DESCRIPCION DEL CONTENIDO DEL PROGRAMA DE LA ASIGNATURA

III.1 OBJETIVO GENERAL:

El alumno aprenderá los conceptos básicos en arquitectura de microprocesadores con la finalidad de adquirir la capacidad de diseñar y sintetizar en FPGAs microprocesadores para aplicaciones generales y específicas. En general, adquirirá el conocimiento necesario para realizar diseño lógico reconfigurable en dispositivos de alta capacidad de integración en Tecnologías FPGAs, VLSIs, etc., mediante el uso de lenguajes especializados de descripción de hardware (VHDL), capaz de integrarse en aplicaciones de tipo industrial con el estándar de comunicación USB, y el manejo de GPIB.

III.2 DESCRIPCION DEL CONTENIDO

| TEMAS Y SUBTEMAS | TIEMPO |
|---|-----------|
| 1. Introducción. | 2 |
| Se realizará una exposición del contenido temático de la materia así como de sus objetivos y métodos de evaluación. | |
| 2. Arquitectura de Computadoras. | 20 |
| Introducción. | |
| Arquitecturas básicas de sistemas monoprocesador. . | |
| Conceptos de diseño de unidades lógicas aritméticas | |
| Conceptos de diseño de unidades de control. | |
| Conceptos de diseño de unidades de memoria, incluyendo memorias cache. | |
| Conceptos de diseño de unidades de entrada/salida (buses y puertos) | |
| Conceptos de diseño de “pipeline” | |
| Conceptos para la implementación de instrucciones de saltos. | |
| Ejemplos de arquitecturas tipo CISC, RISC y DSP. | |
| 3. Dispositivo FPGA. | 8 |
| Introducción (Revisión de CMOS). | |
| Dispositivo y arquitectura de CPLP y FPGA. | |
| Revisión de las herramientas de diseño con CAD. Síntesis y simulación. | |

| | |
|--|-------------------------------------|
| <p>4. Lenguajes VHDL. Síntesis del lenguaje VHDL. Diseño con VHDL. Método de prueba digital, incluido JTAG, etc. Ejemplos de aplicación.</p> <p>5. Diseño electrónico esquemático apoyado con herramientas de CAD. Evolución de herramientas Flujo de diseño y compilación con VHDL. Herramientas Active HDL para simulación con VHDL Herramientas para simulación y síntesis FPGA</p> <p>6. Sintaxis del lenguaje VHDL Componentes básicos de VHDL. Elementos primitivos Declaraciones secuenciales y concurrentes Señales y asignación de señales</p> <p>7. Síntesis Digital Código listo para ser sintetizado Síntesis de comando CASE y FOR Proceso de síntesis Restricciones temporales Síntesis de maquinas de estado</p> | <p>6</p> <p>6</p> <p>6</p> <p>6</p> |
| <p>8. Gestión de Diseño Planeación del diseño Diseño arquitectónico y banco de pruebas Partición del diseño Síntesis y optimización</p> | <p>6</p> |
| <p>9. Bus de Instrumentación de propósito general (GPIB) IEEE-488. Introducción. **** Descripción del sistema de interface IEEE-488. Direccionamiento y Comunicación del GPIB. Protocolo del IEEE- 488.2. Hardware disponible y programación</p> | <p>10</p> |
| <p>10. Ducto Serie Universal (USB). Introducción. Protocolos de comunicación. Desarrollo de software para comunicación USB. Diseno de interfaces USB.</p> | <p>10</p> |

TOTAL 80 HORAS

III.3 BIBLIOGRAFIA UTILIZADA EN LA ASIGNATURA

- [1] Computer Organization and Design. David A. Patterson. John L. Hennessy. Elsevier.
- [2] Digital Signal Processing. A pratical Approach. Emmanuel C. Ifeachor. Barry W. Jervis. Addison Wesley. 1996
- [3] The Design Warrior's Guide to FPGAs (Edn Series for Design Engineers), Clive Max Maxfield, Newnes; Bk&CD-Rom edition, April 12, 2004)
- [4] FPGA-Based System Design (Hardcover), Wayne Wolf, Publisher: Prentice Hall PTR; Bk&CD-Rom edition, June 15, 2004
- [5] The Designer's Guide to VHDL, Peter J. Ashenden, Morgan Kaufmann, Publishers, 1995.
- [6] S. Yalamanchili "VHDL Starter Guide " Prentice Hall 1998.
- [7] Diseño Digital, principios y practica, Waterly. Prentice Hall 3er Edicion.

[8] Application-Specific Interated Circuits, Michael J. Smith, Addison-Wesley Publishing Company, June 1997.

[9] Anthony J. Caristi (1989), "General Purpose Instrumentation Bus Manual", Academic Press, Inc., San Diego, Ca. USA.

[10] Keith Rule (2002), "Oscilloscope Analysis and Connectivity Made Easy", Tektronix, Inc, USA.

[11] John Essic (1998), "Advanced LabVIEW labs", Prentice Hall; 1st edition. USA.

[12] John Hyde (2001), "USB Design by Example, A Practical Guide to Building I/O devices", Intel Press, Second Edition. USA.

[13] Steven McDowell, Martin D. Seyer (1999), "USB explained", Prentice Hall, USA.

III.4 PROCEDIMIENTOS O INSTRUMENTOS DE EVALUACION A UTILIZAR

Tres exámenes

Exposición de temas de interés

Evaluación de prácticas.

Proyecto final.
