



**INSTITUTO POLITECNICO NACIONAL**  
**SECRETARIA DE INVESTIGACION Y POSGRADO**  
**DIVISION DE ESTUDIOS DE POSGRADO**

*FORMATO GUIA PARA REGISTRO DE ASIGNATURAS*

**I. DATOS DEL PROGRAMA Y LA ASIGNATURA**

1.1 NOMBRE DEL PROGRAMA: MAESTRÍA EN CIENCIAS EN SISTEMAS DIGITALES

1.2 COORDINADOR DEL PROGRAMA: M. C. JUAN JOSÉ TAPIA ARMENTA

1.3 NOMBRE DE LA ASIGNATURA: COMPUTACIÓN PARALELA Y DISTRIBUIDA

1.4 CLAVE: 07B5264 (Para ser llenado por la CGPI)

1.5 TIPO DE ASIGNATURA:

OBLIGATORIA	<input type="checkbox"/>	OPTATIVA	<input checked="" type="checkbox"/>
SEMINARIO	<input type="checkbox"/>	ESTANCIA	<input type="checkbox"/>

1.6 NUMERO DE HORAS:

TEORIA	<input type="text" value="80"/>	PRACTICA	<input type="text"/>	T-P	<input type="text"/>
--------	---------------------------------	----------	----------------------	-----	----------------------

1.7 UNIDADES DE CREDITO:

1.8 FECHA DE LA ELABORACION DEL PROGRAMA DE LA ASIGNATURA:

<input type="text" value="16"/>	<input type="text" value="10"/>	<input type="text" value="2007"/>
d	m	a

1.9 SESION DEL COLEGIO DE PROFESORES EN QUE SE ACORDO LA IMPLANTACION DE LA ASIGNATURA:

SESION No.	Ord. 10/07	FECHA:	<input type="text" value="14"/>	<input type="text" value="11"/>	<input type="text" value="2007"/>
			d	m	a

1.10 FECHA DE REGISTRO EN CGPI: 

d	m	a

 (Para ser llenado por la CGPI)

**II. DATOS DEL PERSONAL ACADEMICO**

2.1 COORD. ASIGNATURA: DR. ROBERTO SEPULVEDA CRUZ CLAVE: 4239-ED-06

2.2 PROFR. PARTICIPANTE: M. C. JUAN JOSÉ TAPIA ARMENTA CLAVE: 5196-EC-07

PROFR. PARTICIPANTE DR. OSCAR MONTIEL ROSS CLAVE: 5467-EF-07

### III. DESCRIPCION DEL CONTENIDO DEL PROGRAMA DE LA ASIGNATURA

#### III.1 OBJETIVO GENERAL:

El alumno aprenderá los conceptos básicos de arquitectura de computadoras paralelas, tendrá la capacidad de programar a nivel de hilos y de procesos en computadoras con arquitectura de múltiples núcleos, Además, aprenderá a programar en un ambiente de computo distribuido.

#### III.2 DESCRIPCION DEL CONTENIDO

TEMAS Y SUBTEMAS	TIEMPO
<b>1.- Conceptos y terminología de arquitectura de computadoras paralelas</b>	10
Introducción al cómputo paralelo y distribuido	
Modelo de una Sola Instrucción y un Solo Dato (SISD)	
Modelo de una Sola Instrucción y Múltiples Datos (SIMD)	
Modelo de Múltiples Instrucciones y un solo Dato (MISD)	
Modelo de Múltiples Instrucciones y Múltiples Datos (MIMD)	
Procesador segmentado, escalar, vectorial y superescalar	
Arquitectura de múltiples núcleos	
<b>2.- Modelos de Computación Paralela</b>	10
Modelo de memoria compartida	
Comunicación entre procesos con memoria compartida	
Comunicación entre hilos de ejecución	
Modelo de memoria distribuida	
Comunicación entre procesos con memoria distribuida	
<b>3.- Diseño de Programas Paralelos y distribuidos</b>	20
Paralelización manual y automática	
Partición del problema	
Comunicación	
Sincronización	
Primitivas de sincronización	

Dependencia de datos	
Balance de carga	
Granularidad	
Pase de mensajes	
Análisis de rendimiento y costo de la Programación Paralela	
<b>4.- Interfaz de Programación de Aplicaciones OpenMP</b>	20
Directivas de paralelización	
Múltiples hilos en ciclos	
Dependencias en ciclos	
Entrelazando la ejecución de múltiples hilos y una solo hilo	
Funciones de biblioteca de multiprocesamiento OpenMP	
Variables de ambiente de multiprocesamiento OpenMP	
Aplicaciones	
<b>5.- Interfaz de Pase de Mensajes (MPI)</b>	20
Modelo maestro-esclavo	
Variables de ambiente	
Creación y manejo de procesos	
Manejo de Entrada/Salida con MPI	
Aplicaciones	

### III.3 BIBLIOGRAFIA UTILIZADA EN LA ASIGNATURA

- [1] Michael J Quinn, *Parallel Programming in C with MPI and OpenMP*, Mc-Graw Hill, 2004
- [2] P. J. Hatcher y Michael J. Quinn, *Data-Parallel Programming on MIMD Computers*, MIT Press, 1991
- [3] C. Xavier y S.S. Ivengar, *Introduction to parallel algorithms*, Wiley-Interscience, 1998.
- [4] J. Reinders, *Intel Threading Building Blocks: Outfitting C++ for Multi-core Processor Parallelism*, O'Reilly, 2007
- [5] Shameem Akhter y Jason Roberts, *Multi-Core Programming Increasing Performance through Software Multi-threading*, Intel Corporation, 2006.
- [7] Andrew S. Tanenbaum y Maarten van Oteem, *Distributed Systems: Principles and paradigms*, Segunda edición, Prentice Hall, 2006.
- [8] John L. Hennessey y David A. Patterson, *Computer Architecture: A Quantitative Approach*. Morgan Kaufmann, cuarta edición, 2006.

### III.4 PROCEDIMIENTOS O INSTRUMENTOS DE EVALUACION A UTILIZAR

La calificación del curso se tomará con tareas consistentes en programar algoritmos paralelos, dos exámenes y un proyecto final en el que el alumno aplicará los conocimientos adquiridos.

Los porcentajes se describen a continuación

Tareas 30 %

Dos exámenes 40 % (20 % cada uno)

Proyecto final 30 %

Las tareas y el proyecto final se desarrollaran en una computadora con 4 núcleos y en una red de computadoras bajo el sistema operativo GNU/Linux.